

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-078521

(43)Date of publication of application : 22.03.1996

(51)Int.Cl.

H01L 21/768  
H01L 21/3065

(21)Application number : 06-208704

(71)Applicant : NIPPON SEMICONDUCTOR KK

(22)Date of filing : 01.09.1994

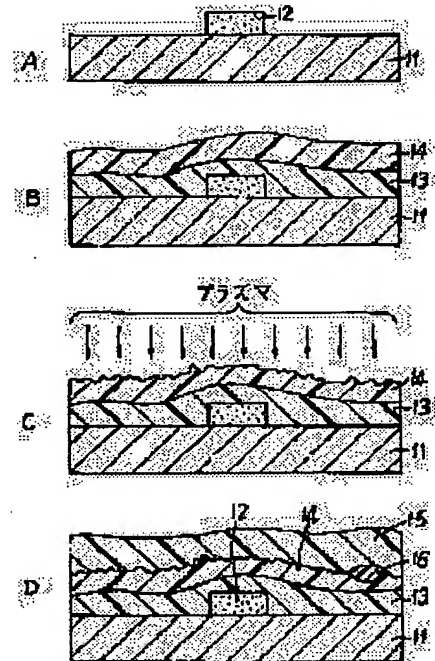
(72)Inventor : SATO NOBUYOSHI  
OTSUKA HIROYASU  
TOKUNAGA KYOJI  
ONO HIDEKI

## (54) FABRICATION OF SEMICONDUCTOR DEVICE

## (57)Abstract:

PURPOSE: To enhance adhesion of multilayer insulation film being employed, as an interlayer insulation film, in a semiconductor device having multilayer wiring structure.

CONSTITUTION: NSG 13 and BPSG 14 are deposited by plasma CVD to form a lower layer insulation film on the surface of a silicon substrate 11. The insulation film is then subjected, on the surface thereof, to plasma processing to form irregularities of several tens to several hundreds  $\text{\AA}$ ; uniformly. Finally, BPSG 15 is deposited by plasma CVD.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-78521

(43) 公開日 平成8年(1996)3月22日

(51) Int.Cl.<sup>6</sup>

H 0 1 L 21/768  
21/3065

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 L 21/ 90  
21/ 302

M  
F  
N

審査請求 未請求 請求項の数7 O L (全 5 頁)

(21) 出願番号 特願平6-208704

(22) 出願日 平成6年(1994)9月1日

(71) 出願人 591012794

日本セミコンダクター株式会社  
茨城県つくば市北原10番地

(72) 発明者 佐藤 伸良

茨城県つくば市北原10番地 日本セミコン  
ダクター株式会社内

(72) 発明者 大塚 宏泰

茨城県つくば市北原10番地 日本セミコン  
ダクター株式会社内

(72) 発明者 徳永 恭二

茨城県つくば市北原10番地 日本セミコン  
ダクター株式会社内

(74) 代理人 弁理士 杉村 暁秀 (外5名)

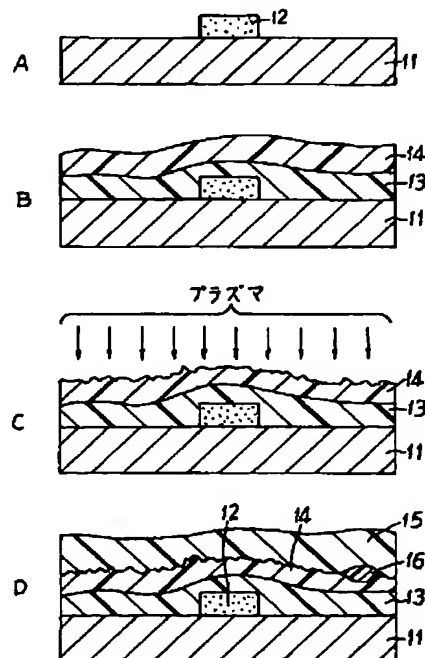
最終頁に続く

(54) 【発明の名称】 半導体装置の製造方法

(57) 【要約】

【目的】 多層配線構造を有する半導体装置の層間絶縁膜を多層で形成する際に多層の絶縁膜の密着性を改善する。

【構成】 シリコン基板11の表面に、プラズマCVDによってNSG膜13およびBPSC膜を下層の絶縁膜として形成し、次に、絶縁膜の表面をプラズマ処理して数十〜数百Åの凹凸を一様に形成した後、プラズマCVDによって上層のBPSC膜15を形成する。



## 【特許請求の範囲】

【請求項1】 多層配線構造を有する半導体装置の、多層から成る層間絶縁膜を形成するに当たり、下層の絶縁膜を形成した後、この下層絶縁膜の表面をプラズマで処理し、その後この下層の絶縁膜の上に上層の絶縁膜を形成することを特徴とする半導体装置の製造方法。

【請求項2】 前記下層の絶縁膜の表面のプラズマ処理を、 $N_2O$ 、 $N_2$ 、 $SiH_4$ 、 $O_2$ 、 $NF_3$ 、 $CHF_3$ 、 $C_xH_yF_{2x+2-y}$ 、 $C_2F_6$ 、 $Ar$ 、 $Cl_2$ 、 $BCl_3$ 、ガスの何れかまたは何れかの組み合わせを用いて行うことを特徴とする請求項1記載の半導体装置の製造方法。

【請求項3】 前記下層の絶縁膜の表面のプラズマ処理工程と、上層の絶縁膜の形成工程とを、同一チャンバ内において連続的に行うことを特徴とする請求項1または2記載の半導体装置の製造方法。

【請求項4】 前記下層の絶縁膜を熱処理を施したBPSG膜で形成することを特徴とする請求項1～3の何れかに記載の半導体装置の製造方法。

【請求項5】 前記上層の絶縁膜をBPSG膜で形成することを特徴とする請求項4記載の半導体装置の製造方法。

【請求項6】 前記下層の絶縁膜をノンドープの酸化膜で形成することを特徴とする請求項1～3の何れかに記載の半導体装置の製造方法。

【請求項7】 前記上層の絶縁膜をノンドープの酸化膜で形成することを特徴とする請求項6記載の半導体装置の製造方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、多層配線構造を有する集積半導体装置の製造方法、特に多層配線構造を構成する層間絶縁膜を多層で形成する方法に関するものである。

## 【0002】

【従来の技術】従来、LSIの多層配線構造における層間絶縁膜を多層で構成することが提案されている。例えば、配線よりも下側の層間絶縁膜を形成するに際しては、埋め込み性および不純物の半導体基板への拡散を考慮して、ノンドープのシリコン酸化膜(Non-doped Silicate Glassの頭文字を取ってNSG膜と称する)を下層の絶縁膜として形成し、その上に熱処理を行ったBPSG膜を上層の絶縁膜として形成した2層構造膜や、NSG膜および熱処理したBPSG膜を下層の絶縁膜とし、さらに熱処理したBPSG膜を上層の絶縁膜とする3層構造膜がしばしば用いられている。

## 【0003】

【発明が解決しようとする課題】しかしながら、このような従来の多層より成る層間絶縁膜の形成方法では、BPSG膜に含まれるホウ素(B)やリン(P)の濃度は3～4重量%程度であり、熱処理温度は750～900℃の範

囲であり、BPSG膜表面はフローされ、滑らかになり、さらに表面は大気中の水分により親水性に改質され、下層の絶縁膜と上層の絶縁膜との密着性が良好ではなく、膜剥がれが発生し、LSIの信頼性を低下させる原因となっていた。

【0004】特に、下層の絶縁膜の上に上層の絶縁膜を形成する際には下層絶縁膜の表面にパーティクルが付着し易く、従来の製造方法においてはこのようなパーティクルが付着すると、上層の絶縁膜がパーティクル付着付近から非常に剥がれ易くなり、半導体装置の信頼性が大きく損なわれる欠点があった。

【0005】本発明は以上の問題点を解決するものであり、多層より成る層間絶縁膜を剥離を起こすことなく形成でき、したがって多層配線構造を有する半導体装置の信頼性を向上することができる半導体装置の製造方法を提供することを目的とするものである。

## 【0006】

【課題を解決するための手段】本発明による半導体装置の製造方法は、多層配線構造を有する半導体装置の多層から成る層間絶縁膜を形成するに当たり、下層の絶縁膜を形成した後、この下層絶縁膜の表面をプラズマで処理し、その後この下層の絶縁膜の上に上層の絶縁膜を形成することを特徴とするものである。

## 【0007】

【作用】このような本発明の方法によれば、下層の絶縁膜を形成した後、その表面をプラズマ処理することによって表面に数十から数百Åの凹凸が一樣に形成され、その結果として、その上に形成される上層の絶縁膜との密着性が著しく改善され、剥がれを有効に防止することができ、半導体装置の信頼性を向上することができる。本発明による半導体装置の製造方法の好適な実施例においては、前記下層の絶縁膜の表面のプラズマ処理を、 $N_2O$ 、 $N_2$ 、 $SiH_4$ 、 $O_2$ 、 $NF_3$ 、 $CHF_3$ 、 $C_xH_yF_{2x+2-y}$ 、 $C_2F_6$ 、 $Ar$ 、 $Cl_2$ 、 $BCl_3$ 、ガスの何れかまたは何れかの組み合わせを用いて行う。また、上層の絶縁膜をプラズマCVD膜で形成する場合には、前記下層の絶縁膜の表面のプラズマ処理と、上層の絶縁膜の形成工程とを、同一チャンバ内において連続的に行うことができ、これによってスルーットを改善することができるとともにプラズマ処理した下層の絶縁膜の表面を大気に曝すことなく、上層の絶縁膜を形成できるので、密着性がさらに改善されることになる。また、下層の絶縁膜表面に付着したパーティクルは、このプラズマ処理により下層膜表面からエッチングされることにより取り除くことができる。さらに、本発明による半導体装置の製造方法の好適な実施例においては、下層の絶縁膜をリフロー処理を施したBPSG膜で形成すると共に上層の絶縁膜をBPSG膜で形成し、また他の実施例では、下層の絶縁膜をノンドープの酸化膜で形成すると共に上層の絶縁膜をノンドープの酸化膜で形成する。

【0008】

【実施例】本発明による半導体装置の製造方法の好適な一実施例においては、シリコン基板にトランジスタを構成するのに必要な各種領域やゲート電極などの配線を形成した後、プラズマCVDによってNSG膜とBPSG膜とを同一チャンバ内において連続的に形成した後、窒素雰囲気中において900℃で30分間に亘って熱処理を行ってリフローさせて下層の絶縁膜を形成する。このようにBPSG膜を形成し、熱処理を行うのは、ポリシリコンより成る配線間へ絶縁膜を良好に埋め込み、また段差形状を滑らかにするためである。このとき、後工程のプラズマ処理においてエッチングされる膜厚あるいはプラズマ処理によるトランジスタへのプラズマダメージを考慮してBPSG膜の膜厚を適切に設定する。次に、 $N_2O$ プラズマで下層の絶縁膜の表面、すなわちBPSG膜の表面を処理して微少な凹凸を表面全体に亘って形成した後、第2のBPSG膜を形成する。この第2のBPSG膜は、層間絶縁膜全体の十分な平坦化を行うために形成するものである。最後に、窒素雰囲気中において750℃の温度で30分間に亘って熱処理を行うことにより膜質を向上させる。

【0009】また、本発明による半導体装置の製造方法の他の好適な実施例においては、シリコン基板にトランジスタを構成するのに必要な各種領域やゲート電極などの配線を形成した後、プラズマCVDによってNSG膜とBPSG膜とを同一チャンバ内において連続的に形成した後、窒素雰囲気中において900℃で30分間に亘って加熱してリフロー処理を行って下層の絶縁膜を形成する工程は前例と同様である。本例においては、このようにして下層の絶縁膜を形成した後、シリコン基板をCVDチャンバ内に入れたままで、 $N_2O$ プラズマで下層の絶縁膜の表面を処理して微少な凹凸を表面全体に亘って形成した後、第2のBPSG膜を形成し、最後に、窒素雰囲気中において750℃の温度で30分間に亘って熱処理を行う。

【0010】次に本発明による半導体装置の製造方法の実験例を従来の製造方法を採用した比較例と対比して説明する。

#### 実験例

図1Aに示すようにシリコン基板11にトランジスタの各種領域（図示せず）を形成するとともにポリシリコンより成る配線12を形成した後、図1Bに示すようにプラズマCVDによってNSG膜13を0.2μmの膜厚に形成し、続いてBPSG膜14を0.7μmの膜厚に形成した。これらのNSG膜13およびBPSG膜14の形成条件を以下に示す。

NSG膜13の成膜条件

成膜温度：375℃

成膜時間：6.5秒×7ステップ

圧力：2.2 torr

RFパワー：1.0 KW

$N_2$ 供給流量：1.00 slm(standardized liter per minute: 0℃, 1気圧における毎分当たりの流量)

$SiH_4$ 供給流量：0.16 slm

$N_2O$ 供給流量：8.00 slm

BPSG膜14の成膜条件

成膜温度：375℃

成膜時間：14.3秒

圧力：2.2 torr

RFパワー：1.0 KW

10  $N_2$ 供給流量：1.00 slm

$SiH_4$ 供給流量：0.16 slm

$N_2O$ 供給流量：8.00 slm

$B_2H_6$ 供給流量：0.42 slm

$PH_3$ 供給流量：0.49 slm

【0011】次に、図1Cに示すように以下の条件でプラズマ前処理を行い、下層の絶縁膜の露出した表面、すなわちBPSG膜14の表面に数十～数百Åの凹凸を形成する。なお、プラズマ処理については、そのパワーおよび処理時間は、それぞれ1.0～3.0KW、5～30秒とするのが好ましい。また、RF周波数は50KHz～13.56MHzとするのが好ましく、これらの周波数範囲内の2周間にプラズマを用いても良い。プラズマ処理条件

処理温度：375℃

処理時間：5.0秒

圧力：2.2 torr

RFパワー：1.0 KW

$N_2O$ 供給流量：8.00 slm

このように下層の絶縁膜の表面にプラズマ処理を施して凹凸を形成した後、図1Dに示すようにプラズマCVDによって上層のBPSG膜15を以下の成膜条件で形成した。

30 BPSG膜15の成膜条件

成膜温度：375℃

成膜時間：10.0秒

圧力：2.2 torr

RFパワー：1.0 KW

$N_2$ 供給流量：1.00 slm

$SiH_4$ 供給流量：0.16 slm

$N_2O$ 供給流量：8.00 slm

$B_2H_6$ 供給流量：0.42 slm

40  $PH_3$ 供給流量：0.49 slm

【0012】上述したようにして形成した層間絶縁膜は、図1Dに示すように下層のBPSG膜14の表面にパーティクル16が除かれなく、付着していても、上層のBPSG膜15は下層のBPSG膜14との密着性良く形成されているから膜剥がれは発生しなかった。すなわち、膜を剥離するのに必要な力の度合いを測定する密着性試験を行ったところ120mNであった。

#### 【0013】比較例

図2Aに示すように、シリコン基板21にトランジスタの各種領域やポリシリコン配線22を形成した後、プラズマ

CVDによって、図2Bに示すようにNSG膜23とBPSG膜24とを連続して成膜して下層の絶縁膜を形成した。この成膜条件は上述した本発明の実験例でのNSG膜13とBPSG膜14との成膜条件と同一とした。次に、BPSG膜24の表面をプラズマ処理することなく、図2Cに示すように上層のBPSG膜25を、上述した実験例における上層のBPSG膜15を形成する成膜条件と同じ成膜条件で形成した。このような比較例においては、図2Cに示すように下層の絶縁膜の表面にパーティクル26が付着していると上層のBPSG膜25は容易に剥がれてしまった。この比較例で製造した層間絶縁膜の密着性試験を行ったところ、膜を剥離するのに要する力は100mNであり、上述した本発明の実施例と対比すると、本発明によれば密着性を30%程度改善することができることがわかる。

【0014】本発明は上述した実施例や実験例にのみ限定されるものではなく、幾多の変更や変形が可能である。例えば、下層の絶縁膜の表面のプラズマ処理に用いるガスは $N_2O$ ガス以外に、 $N_2$ 、 $O_2$ 、 $SiH_4$ 、 $NF_3$ 、 $CHF_3$ 、 $C_xH_yF_{2x+y}$ 、 $C_2F_6$ 、 $Ar$ 、 $Cl_2$ 、 $BCl_3$ ガスの何れかまたは何れかの組み合わせを用いることができる。また、このプラズマ処理時間を長くした方が下層の絶縁膜と上層の絶縁膜との密着性は高くなるが、スループットの低下および素子へのプラズマダメージなどを考慮すると、10秒以下とするのが好適である。

【0015】

＊【発明の効果】上述したように本発明による半導体装置の製造方法においては、多層より成る層間絶縁膜を形成するに当たり、下層の絶縁膜を形成した後、その表面をプラズマ処理して数十～数百Åの凹凸を一様に形成し、その後上層の絶縁膜を形成するようにしたので、下層の絶縁膜と上層の絶縁膜との密着性は著しく改善され、半導体装置の信頼性を向上することができるという効果を奏するものである。特に、プラズマ処理と上層の絶縁膜の形成とを同一チャンバ内において連続して行う場合には、スループットの改善が図られるとともに上層の絶縁膜を形成する前にプラズマ処理した下層の絶縁膜の表面を大気に曝すことがないので、密着性がさらに向上することになる。

【図面の簡単な説明】

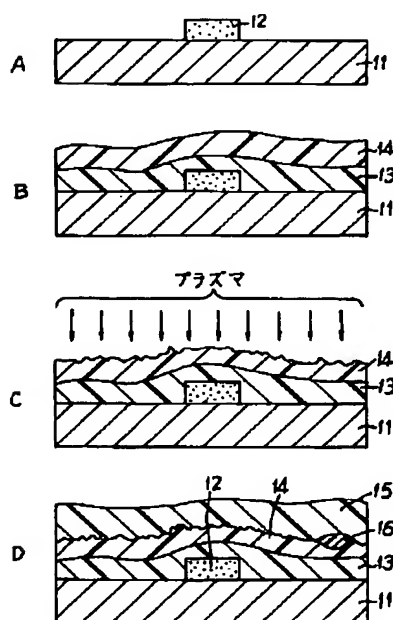
【図1】A～Dは本発明による半導体装置の製造方法の一実施例における順次の工程を示す断面図である。

【図2】A～Cは比較例における順次の工程を示す断面図である。

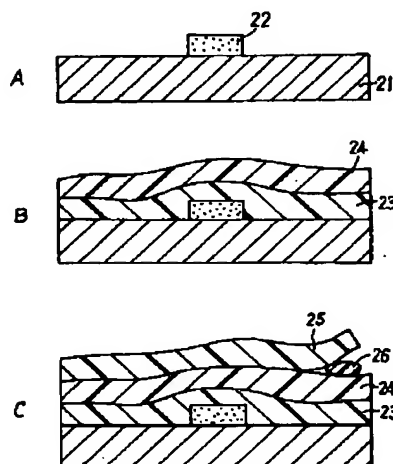
【符号の説明】

- 11 シリコン基板
- 12 ポリシリコン配線
- 13 NSG膜
- 14 BPSG膜
- 15 BPSG膜
- ＊ 16 パーティクル

【図1】



【図2】



フロントページの続き

(72)発明者 小野 秀美  
茨城県つくば市北原10番地 日本セミコン  
ダクター株式会社内